

# JOINTING OF METAL MEMBER, METHOD AND DEVICE FOR MANUFACTURE OF SEMICONDUCTOR INTEGRATED CIRCUIT DEVICE USING SAME

Publication number: JP3171643

Publication date: 1991-07-25

Inventor: NAKAO TAKASHI; EMOTO YOSHIKI; SEKIGUCHI KOICHIRO; IKETANI MASAYUKI; SAWARA KUNIZO; YOSHIDA IKUO; KONO AKIOMI

Applicant: HITACHI LTD

Classification:

- international: H01L21/60; H01L21/02; (IPC1-7): H01L21/60

- european:

Application number: JP19890309922 19891129

Priority number(s): JP19890309922 19891129

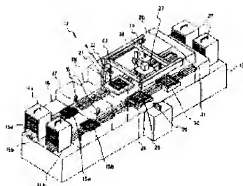
[Report a data error here](#)

## Abstract of JP3171643

**PURPOSE:**To reduce heat damage to a semiconductor chip and to realize a reduction in a reflow time and a reduction in the size of a reflow furnace by a method wherein an atomic beam or an ion energy beam is irradiated on the joint surfaces of a pair of metal members housed in a vacuum container and thereafter, the metal members are transferred to a container, in which a high-purity inert gas-containing atmosphere is formed, and the joint surfaces of the metal members are pressure-welded to each other under normal pressures.

**CONSTITUTION:**A pair of source guns 18 for transforming Ar gas introduced in a surface activating chamber 17 into an atom beam are installed in the chamber 17 and a semiconductor chip 5 and a package substrate 3 are irradiated with this atomic beam.

Thereby, an activating treatment is performed on the surfaces of CCB bumps 2 and electrodes 4. After that, the chip 5 and the substrate 3 are immediately transferred to a jointing chamber 20 as they are respectively housed in trays 15a and 15b through a second load-lock chamber 19. A high-purity inert gas-containing atmosphere of normal pressures is formed in the chamber 20. A temporary jointing mechanism and a fusion jointing mechanism are provided in the interior of the chamber 20 and the temporary jointing and the final jointing are performed using these mechanisms.



⑩ 公開特許公報(A) 平3-171643

⑫ Int. Cl.<sup>3</sup>

H 01 L 21/60

識別記号

3 1 1 R  
S  
T

庁内整理番号

6918-5F  
6918-5F  
6918-5F

⑬ 公開 平成3年(1991)7月25日

審査請求 未請求 請求項の数 9 (全18頁)

⑭ 発明の名称 金属接合方法、それを用いた半導体集積回路装置の製造方法および製造装置

⑮ 特 願 平1-309922

⑯ 出 願 平1(1989)11月29日

⑰ 発 明 者 中 尾 敬 東京都千代田区丸の内1丁目5番1号 株式会社日立製作所生産技術部内

⑱ 発 明 者 江 本 義 明 東京都千代田区丸の内1丁目5番1号 株式会社日立製作所生産技術部内

⑲ 発 明 者 関 口 浩 一 郎 東京都千代田区丸の内1丁目5番1号 株式会社日立製作所生産技術部内

⑳ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉑ 代 理 人 弁理士 筒井 大和

最終頁に続く

明 細 書

1. 発明の名称

金属接合方法、それを用いた半導体集積回路装置の製造方法および製造装置

2. 特許請求の範囲

1. 真空容器に収容された一対の金属部材の接合面に原子またはイオンのエネルギービームを照射した後、前記金属部材を高純度不活性ガス雰囲気の中に移送し、常圧下にそれらの接合面同士を圧接することを特徴とする金属接合方法。

2. 接合面同士を圧接する際に、金属部材をその溶融温度以下の温度で加熱することを特徴とする請求項1記載の金属接合方法。

3. 金属部材の少なくとも一方が非共晶合金からなり、あらかじめ前記非共晶合金を溶融させた後、急冷することによって、その表面に共晶合金層またはそれに近い組成の合金層を偏析させておくことを特徴とする請求項1または2記載の金属接合方法。

4. 絶縁フィルムの主面に形成されたリードにバンプを介して半導体チップをギャングボンディングするTABの製造に際し、請求項1、2または3記載の金属接合方法を用いて前記ギャングボンディングを行うことを特徴とする半導体集積回路装置の製造方法。

5. CCBバンプを介して半導体チップを基板にフェイスダウンボンディングするフリップチップの製造に際し、請求項1、2または3記載の金属接合方法を用いて前記CCBバンプを基板の電極に接合した後、前記CCBバンプをリフローすることを特徴とする半導体集積回路装置の製造方法。

6. 前記半導体集積回路装置は、CCBバンプを介して半導体チップをフェイスダウンボンディングしたパッケージ基板の主面にキャップを半田付けして前記半導体チップを気密封止するとともに、前記半導体チップの背面を前記キャップの下面に半田付けしてなるパッケージ構造を備えたチップキャリアであることを特徴とする

請求項5記載の半導体集積回路装置の製造方法。

7. 前記半導体チップを気密封止するとともに、前記半導体チップの背面を前記キャップの下面に半田付けするに際し、あらかじめパッケージ基板の主面またはキャップの脚部に封止用の予備半田を被着するとともに、半導体チップの背面またはキャップの下面に伝熱用の予備半田を被着し、請求項1、2または3記載の金属接合方法を用いて前記パッケージ基板の主面に前記キャップを反接合した後、前記封止用の予備半田および伝熱用の予備半田をリフローすることを特徴とする請求項6記載の半導体集積回路装置の製造方法。

8. CCBパンプを介して前記チップキャリアをモジュール基板の主面に実装するに際し、請求項1、2または3記載の金属接合方法を用いて前記CCBパンプをパッケージ基板の下面の電極に接合することを特徴とする請求項5または7記載の半導体集積回路装置の製造方法。

9. 原子またはイオンのエネルギービームを発生

するソースガンを備えた真空の表面活性化室と、反接合機構および溶融接合機構を備え、かつ高純度不活性ガス雰囲気気形成した常圧の接合室とをロードロック室を介して連設したことを特徴とする請求項5、6、7または8記載の半導体集積回路装置の製造方法に用いる製造装置。

### 3. 発明の詳細な説明

#### 〔産業上の利用分野〕

本発明は、金属接合方法およびそれを用いた半導体集積回路装置の製造技術に関し、例えばフリップチップ(flip chip)方式や、TAB(Tape Automated Bonding)方式の半導体集積回路装置に適用して有効な技術に関するものである。

#### 〔従来の技術〕

近年、ゲートアレイやマイクロコンピュータなどの論理LSIにおいては、集積回路の多機能化や高密度化に伴って外部回路との接続を行う端子(入出力ピン)の数が急速に増大しているため、半導体チップの周辺部に設けたボンディングパッドにワイヤを接続して外部回路との接続を行うフ

ィヤボンディング方式が限界に達している。またワイヤボンディング方式は、内部回路領域の配線が周辺部のボンディングパッドまで引き回す必要があるために配線長が長くなり、その結果、信号伝達速度が遅延するという欠点を有していることから、高速動作が要求される論理LSIの実装方式としては不向きである。

このような理由から、半導体チップのA<sub>1</sub>電極上に半田材料で構成したCCBパンプ(Bump, 突起電極)を接合し、このCCBパンプを介して半導体チップを基板に実装するフリップチップ方式や、前記A<sub>1</sub>電極上にAu/Sn共晶合金からなるパンプを接合し、絶縁フィルムの主面に形成されたリードにこのパンプを介して半導体チップを実装するTAB方式が注目されている。とりわけフリップチップ方式は、半導体チップの周辺部のみならず、内部回路領域にも端子を設けることができるので、半導体チップの多ピン化に極めて有効な実装方式である。また、内部回路領域に端子を設けることにより配線長も短くなるので、高速論理

LSIの実装方式としても極めて有用である。

上記フリップチップ方式におけるCCBパンプの形成方法としては、従来より半田蒸着法や半田ボール供給法が用いられている。例えば半田蒸着法では、次のようにしてCCBパンプを形成する。まず、半導体チップのA<sub>1</sub>電極上に、例えばCr、CuおよびAuからなる薄膜を順次蒸着して半田下地層(BLM; Bump Limiting Metallurgy)を形成する。半田下地層のうち、最下層のCrは半田パンプとA<sub>1</sub>電極との合金化反応を防止するために設けられ、中間層のCuは半田の濡れ性を向上させるために設けられる。また、最上層のAuは下層のCuの腐食を防止するために設けられる。次に、上記半田下地層の上にPb/Sn合金などからなる半田膜を選択的に蒸着した後、不活性ガス雰囲気の溶融炉内でこの半田膜を加熱、溶融し、溶融時の表面張力を利用して球状のCCBパンプを作成する。一方、半田ボール供給法は、例えば1987年7月発行、「溶接技術」P88~P91に記載のように、A<sub>1</sub>電極表面に付着している

酸化物、水分、油分などの汚染物をイオン衝撃で完全に除去した後、超高真空中で球状の半田ボールを重ね合わせて接合する方法である。

上記フリップチップ方式を用いた半導体集積回路装置の一つに、チップキャリア(Chip Carrier)がある。このチップキャリアについては、例えば特開昭62-249429号、特開昭63-310139号公報などに記載されている。

第15図は、上記文獻に記載されたチップキャリアの断面構造を示している。このチップキャリア50は、ムライトなどのセラミックス材料からなるパッケージ基板51の主面に形成された電極52上にCCBパンプ53を介して接続された半導体チップ54をキャップ55で気密封止したパッケージ構造を備えている。キャップ55は、例えば窒化アルミニウム(AlN)からなり、封止用半田56を介してパッケージ基板51の主面に接合されている。

半導体チップ54の背面(上面)は、伝熱用半田57を介してキャップ55の下面に接合されて

いる。これは、半導体チップ54から発生した熱を伝熱用半田57を通じてキャップ55に伝達するためである。また、パッケージ基板51の下面の電極52には、このチップキャリア50をモジュール基板などに実装するためのCCBパンプ58が形成される。このCCBパンプ58は、チップキャリア50の組立てが完了した後、例えば半田ボール供給法により前記電極52に接合される。パッケージ基板51の内部には、例えばW(タングステン)からなる内部配線59が形成されており、この内部配線59を通じてパッケージ基板51の主面および下面の電極52、52間が電気的に接続されている。

上記チップキャリアを組立てるには、まずチップマウント装置を用いて半導体チップのCCBパンプをパッケージ基板の主面の電極上に正確に位置決めする。このとき、CCBパンプと電極との接合部にフラックスを塗布する。フラックスは、CCBパンプを構成する半田の表面に形成された自然酸化膜の除去およびリフロー時における半田

表面の再酸化防止を目的として塗布される。またフラックスは、リフロー時における半田の濡れ性の向上を目的として塗布される。

続いて、上記パッケージ基板をリフロー炉に移す。その際、振動などによるCCBパンプの位置ずれを防止する必要があるが、前記フラックスは、この位置ずれを防止する役割をも果たしている。そして、リフロー炉内に不活性ガスの雰囲気を形成し、この中でCCBパンプを加熱、再熔融することによって、半導体チップをパッケージ基板の主面にフェイスダウンボンディングする。

次に、封止用半田を用いて上記パッケージ基板の主面にキャップを半田付けする。また、伝熱用半田を用いて半導体チップの背面をキャップの下面に半田付けする。パッケージ基板の主面にキャップを半田付けするには、あらかじめパッケージ基板の主面およびキャップの周部に封止用の予備半田を装着しておき、この予備半田の表面にフラックスを塗布した後、パッケージ基板の主面にキャップを搭載し、次いでリフロー炉にて予備半田

を加熱、再熔融する。また、半導体チップの背面をキャップの下面に半田付けするには、キャップの下面、または半導体チップの背面にあらかじめ伝熱用の予備半田を装着しておき、この予備半田の表面にフラックスを塗布した後、前記リフロー炉にてこの予備半田を加熱、再熔融する。

キャップをパッケージ基板の主面に半田付けする作業と、半導体チップの背面をキャップの下面に半田付けする作業は同一工程で行われる。従って、封止用半田と伝熱用半田とは、熔融温度がほぼ等しい半田材料で構成される。また、封止用半田および伝熱用半田は、CCBパンプを構成する半田よりも低い熔融温度の半田で構成される。さもないと、リフロー炉内で予備半田を加熱、熔融する際にCCBパンプが再熔融し、キャップの荷重でCCBパンプが潰れてしまうために、隣り合ったCCBパンプ同士が短絡してしまうからである。このような理由から、CCBパンプは、例えば2~3重量%程度のSnを含有するPb/Sn合金(熔融温度=320~330℃程度)などの

高融点半田で構成され、封止用半田および伝熱用半田は、例えば10重量%程度のSnを含有するPb/Sn合金（溶融温度=290〜300℃程度）のような低融点半田で構成される。

このように、チップキャリアの組立て工程では、パッケージ基板の主にC/CBパンプを介して半導体チップを実装する工程や、パッケージ基板の主にチップを半田付けして半導体チップを気密封止したり、半導体チップの背面をチップの下面に半田付けしたりする工程が伴われるため、半田付けの良否がC/CBパンプの信頼性や、パッケージの気密信頼性に並びに冷却効率を大きく左右する。

また、半田ボールの他の接合方法としては、1987年7月発行、「溶接技術」P88〜P91に記載のように、接合表面に付着している酸化物、水分、油脂などの汚染物をイオン衝撃で完全に除去し、超高真空中で材料を重ね合わせて接合する方法も知られている。

〔発明が解決しようとする課題〕

上記し、チップキャリアの場合には、さらにパッケージの気密信頼性の低下や冷却効率の低下などを引き起こす。

①フラックスを使用しても、半田の表面に形成された自然酸化膜を短時間で除去することは困難である。そのため、リフロー炉内で半田を加熱、再溶解する際に炉内の温度を半田溶融温度よりもかなり高くしなければならぬので、半導体チップの熱ダメージが避けられない。また、半田が再溶解するまでに長時間を要するため、リフロー炉が大形化してしまう。

②超高真空域（ $10^{-8}$ 〜 $10^{-11}$  Torr）での接合材のチャッキング、移動、位置決めなどのハンドリングが困難で生産性に劣る。すなわち、真空室内で接合材をつかんで、所定の位置に移動し、接合面を重ね合わせて接合するには、その機構が非常に複雑になり、寸法精度の高い接合は困難となる。また、真空室内では機械的振動部に騒音という問題が生じる。

③イオンビーム照射は、半導体（LSIなど）や

前記TAB方式やフリップチップ方式には、下記のような問題がある。

まず、TAB方式においては、半導体チップのAと電極上に高価なAuを含んだパンプを形成するため、TABの製造コストが増大するという問題が指摘されている。

一方、フリップチップ方式には下記のような問題がある。

①リフロー工程の後、フラックスを洗浄する工程が必要となるため、その分、実装工程が増加する。また、フラックス洗浄工程で使用するクロル炭化水素やフルオール炭化水素などの洗浄液は、自然環境保護の見地からその使用が規制されつつあるため、この観点からもフラックス洗浄工程の廃止が急務となっている。

②フラックスの洗浄を行っても、その完全な除去は困難であるため、フラックス残液による集積回路の配線腐食が避けられない。また、フラックス残液は、半田接合部にボイドなどの欠陥を誘発するため、C/CBパンプの信頼性の低下を引き

セラミックスへの運用が困難である。すなわち、一般に半導体チップの表面は絶縁膜で覆われているため、イオンビーム照射は帯電（チャージアップ）による素子のダメージを引き起こす。また絶縁性の高いセラミックスに対してはイオンビーム照射による接合面の清浄化は困難である。

③従来の接合法では、接合面の密着を十分にするためには接合面を超平滑に仕上げなければならないという問題があった。現実の接合表面は凹凸があり、それらを互いに重ねてもほとんど密着していない（真空接触面積は非常に小さい）。そのため、接合面を超平滑にしなければならない。

本発明の目的は、フリップチップ方式の半導体集積回路装置において、フラックスの使用に伴う前述の問題点を解消することのできる技術を提供することにある。

本発明の他の目的は、TAB方式の半導体集積回路装置において、その製造コストを低減することのできる技術を提供することにある。

本発明のさらに他の目的は、ハンドリングが容

易で、簡単に通した接合技術を提供することにある。

本発明のさらに他の目的は、半導体チップやセラミックスなどの絶縁性物質の接合面洗浄技術を提供することにある。

本発明のさらに他の目的は、接合表面を超平滑にする技術を提供することにある。

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

〔課題を解決するための手段〕

本願において開示される発明のうち、代表的なものの特徴を簡単に説明すれば、次のとおりである。

本願の一発明であるフリップチップの製造方法は、C C B パンプを介して半導体チップを基板にフェイスダウンボンディングするに際して、まず半導体チップおよび基板を真空の容器に収容し、C C B パンプの表面および基板の電極の表面に原子またはイオンのエネルギービームを照射して接

合面を洗浄した後、前記半導体チップおよび基板を高純度不活性ガス雰囲気（例えば油蒸気、常圧（約1気圧））下にてC C B パンプを電極に圧接して接合を行った後、前記C C B パンプをリフローして接合を行う方法である。なお、前記高純度不活性ガス雰囲気の形成には、例えば油蒸気、酸素がいずれも10ppb以下、水分が100ppb以下の単一ガスあるいは混合ガスで、露点-70℃以下のものを使用する。

本願の他の発明であるフリップチップの製造方法は、C C B パンプを非共晶半田により構成し、この非共晶半田を溶融した後、直ちに急冷することによって、あらかじめその表面に共晶半田層またはそれに近い組成の半田層を析出させた後、前記発明と同様の方法によってフェイスダウンボンディングを行う方法である。

本願のさらに他の発明であるT A Bの製造方法は、絶縁フィルムの主面に形成されたリードにパンプを介して半導体チップをギャングボンディングするに際して、まず半導体チップおよび絶縁フィルムを真空の容器に収容し、パンプの表面およびリードの表面に原子またはイオンのエネルギービームを照射した後、前記半導体チップおよび絶縁フィルムを直ちに高純度不活性ガス雰囲気の容器に移送し、この容器内にて前記リードをパンプに圧接することによってギャングボンディングを行う方法である。

本願のさらに他の発明である金属接合方法は、真空容器に収容された一対の金属部材の接合面に原子またはイオンのエネルギービームを照射した後、前記金属部材を高純度不活性ガス雰囲気の容器に移送し、常圧下にてそれらの接合面同士を圧接する方法である。この接合面同士を圧接する際に、金属部材をその融点温度以下の温度で加熱する場合もある。また、金属部材の少なくとも一方の表面に、接合金属よりも軟質な金属をあらかじめ形成し、この軟質金属の塑性変形を利用して接合を行ってもよい。その際、接合圧力を下げる目的で接合部を加熱し、軟質金属の降伏点を下げ場合もある。

本願の他の発明であるフリップチップの製造方法は、C C B パンプを非共晶半田により構成し、この非共晶半田を溶融した後、直ちに急冷することによって、あらかじめその表面に共晶半田層またはそれに近い組成の半田層を析出させた後、前記発明と同様の方法によってフェイスダウンボンディングを行う方法である。

本願のさらに他の発明であるT A Bの製造方法は、絶縁フィルムの主面に形成されたリードにパンプを介して半導体チップをギャングボンディングするに際して、まず半導体チップおよび絶縁フィルムを真空の容器に収容し、パンプの表面およびリードの表面に原子またはイオンのエネルギービームを照射した後、前記半導体チップおよび絶縁フィルムを直ちに高純度不活性ガス雰囲気の容器に移送し、この容器内にて前記リードをパンプに圧接することによってギャングボンディングを行う方法である。

本願のさらに他の発明であるT A Bの製造方法は、絶縁フィルムの主面に形成されたリードにパンプを介して半導体チップをギャングボンディングするに際して、まず半導体チップおよび絶縁フィルムを真空の容器に収容し、パンプの表面およびリードの表面に原子またはイオンのエネルギービームを照射した後、前記半導体チップおよび絶縁フィルムを直ちに高純度不活性ガス雰囲気の容器に移送し、この容器内にて前記リードをパンプに圧接することによってギャングボンディングを行う方法である。

〔作用〕

本願の一発明である前記フリップチップの製造方法によれば、次のような作用がある。

- ① C C B パンプの表面および基板の電極の表面に原子またはイオンのエネルギービームを照射することにより、そのスパッタ効果によって自然酸化膜や異物が除去されるので、C C B パンプの表面および電極の表面を活性化することができる。
- ② 上記エネルギービームの照射による表面活性化処理の後、直ちに半導体チップおよび基板を高純度不活性ガス雰囲気の容器に移送して接合およびリフローを行うことにより、C C B パンプの表面に自然酸化膜が再形成されたり、異物が再付着したりするのを防止することができる。
- ③ 上記エネルギービームが電氣的に中性な原子ビームである場合は、イオンビームと異なり照射面に帯電が起こらないので、半導体チップの照射ダメージを小さくすることができる。また、原子ビームの照射により、ガラス、セラミックスあるいはプラスチックなどの絶縁物質の表面も容易に清

浄化できる。一方、イオンビームの照射によって絶縁物質表面を清浄化するには、電子シャワーを同時に照射して、イオン電荷の中和を行うとよい。

④リフロー工程に先立って、CCBパンプを基板の電極に圧接して仮接合することにより、この基板をリフロー工程に移送する際の振動などによるCCBパンプの位置ずれを防止することができる。

⑤上記①～④により、CCBパンプを介して半導体チップを基板にフェイスダウンボンディングする際にフラックスが不要となる。

⑥CCBパンプの表面に自然酸化膜がない状態でリフローを行うことにより、CCBパンプをその溶融温度より低い温度で溶融することができるので、半導体チップの熱ダメージを低減することができる。また、CCBパンプが溶融するまでの時間およびその後の冷却時間を短縮することができるので、かつリフロー炉を小形化することができる。

⑦CCBパンプを基板の電極に圧接して仮接合することにより、リフロー工程に先立って、CCBパンプを電極に完全接触させることができるので、

CCBパンプの径のばらつきや基板のそりに起因するCCBパンプの接合不良を未然に防止することができる。

本願の他の発明である前記フリップチップの製造方法によれば、非共晶半田からなるCCBパンプの表面にあらかじめ共晶半田層またはそれに近い組成の半田層を保層させておくことにより、半田の共融点（共晶点、約183℃）近傍の温度でリフローを行うことができるので、半導体チップの熱ダメージをさらに低減することができる。また、リフロー時間の短縮およびリフロー炉の小形化をさらに促進することができる。

本願のさらに他の発明である前記TABの製造方法によれば、Auよりも安価な金属材料を用いてパンプを形成することができるので、TABの製造コストを低減することができる。

本願のさらに他の発明である前記金属接合方法によれば、接合金属を加熱することにより接合金属自体が軟化し、接合面の密着性が向上する。また、接合面に予め接合金属よりも軟質な金属

を形成することにより、軟質金属の塑性変形を利用して容易に接合面の密着性を向上させることができる。

#### 〔実施例〕

第14図は、本実施例の製造方法により得られるチップキャリア1の断面構造を示している。

このチップキャリア1は、CCBパンプ2を介してパッケージ基板3の主面の電極4上にフェイスダウンボンディングした半導体チップ5をキャップ6で気密封止したパッケージ構造を備えている。キャップ6は、封止用半田7を介してパッケージ基板3の主面に半田付けされており、半導体チップ5の背面は、伝熱用半田8を介してキャップ6の下面に半田付けされている。パッケージ基板3の下面の電極4には、前記CCBパンプ2よりも径の大きいCCBパンプ9が接合されている。このCCBパンプ9は、パッケージ基板3の内部に設けられた、W（タングステン）などからなる内部配導10を通じてCCBパンプ2、さらには半導体チップ5と電気的に接続されている。CC

Bパンプ9は、チップキャリア1をモジュール基板に実装する際の外部端子となり、チップキャリア1の気密封止工程が完了した後に、パッケージ基板3の下面の電極4に接合される。

パッケージ基板3の主面の周縁部およびキャップ6の脚部には、例えばTi/Ni/AuあるいはW/Ni/Auなどの複合金属膜で構成された半田メタライズ層11が必要に応じて形成される。また、キャップ6の下面にも上記複合金属膜で構成された半田メタライズ層11が必要に応じて形成される。これらの半田メタライズ層11は、主として封止用半田7や伝熱用半田8の隔れ性の向上を目的として形成される。

なお、パッケージ基板3は、ムラライトなどのセラミックス材料で構成されており、キャップ6は、例えば窒化アルミニウム（AlN）で構成されている。CCBパンプ2は、例えば2～3重量％程度のSnを含有するPb/Sn合金（溶融温度＝320～330℃程度）で構成されており、CCBパンプ9は、例えば3.5重量％程度のAgを含

有するSn/Ag合金(溶融温度=220~230℃程度)で構成されている。封止用半田7および伝熱用半田8は、例えば10重量%程度のSnを含有するPb/Sn合金(溶融温度=290~300℃程度)で構成されている。

第2図は、上記チップキャリア1の組立て工程で使用する製造装置12の要部を示している。

この製造装置12の基台13の一端(図の手前側)には、ロードマガジン14a、14bが設けられている。一方のロードマガジン14aには、多数のチップトレイ15aが収容されており、各チップトレイ15aには、所定数の半導体チップ5が載置されている。各半導体チップ5は、CCBパンプ2が接合された面を上に向けた状態で載置されている。もう一方のロードマガジン14bには、多数の基板トレイ15bが収容されており、各基板トレイ15bには、所定数のパッケージ基板3が載置されている。各パッケージ基板3は、その主面を上に向けた状態で載置されている。

ロードマガジン14a、14bに収容されたト

レイ15a、15bは、まず第一のロードロック室16を通じて表面活性化室17に移送される。この表面活性化室17は、室内を $10^{-6}$ Torr以下の真密度にまで真空することができている。表面活性化室17には、室内に導入されたArガスを原子ビームに変換する一対のソースガン18、18が設置されており、この原子ビームを半導体チップ5およびパッケージ基板3に照射することにより、後述するCCBパンプ2および電極4の表面活性化処理が行われる。

表面活性化処理が完了した後、半導体チップ5およびパッケージ基板3は、トレイ15a、15bに収容されたまま直ちに第二のロードロック室19を通じて接合室20に移送される。この接合室20には、常圧(約1気圧)の高純度不活性ガス雰囲気形成されている。高純度の不活性ガス雰囲気とは、ガス清浄管などを通して化学的に水分、油脂分、酸素を除去した窒素あるいはArなどの不活性ガス雰囲気という。

接合室20の内部には、チップ反転ステージ2

1、チップ反転ユニット22、チップ搭載ハンド23、反接合ステージ24、プリズムミラー25、位置認識カメラ26などからなる反接合機構と、溶融接合ステージ27、ヒートブロック28、チップ移動ハンド29、整列ステージ30などからなる溶融接合機構とが設けられており、これらの機構を用いて後述する反接合および本接合が行われる。

反接合および本接合が完了した後、半導体チップ5がフェイスダウンボンディングされたパッケージ基板3は、基板トレイ15bに載置され、第三のロードロック室31を通じてアンロードマガジン32に収容される。

次に、上記製造装置12を用いたチップキャリア1の組立て方法を詳細に説明する。

まず第3図に示すように、例えば半田蒸着法を用いて半導体チップ5の各電極4上に半田膜40を選択的に形成する。半導体チップ5の電極4はAlからなり、その表面にはCr、CuおよびAuの複合金属膜からなる半田下地層が形成されて

いる。また半田膜40は、2~3重量%程度のSnを含有する非共晶Pb/Sn合金(溶融温度=320~330℃程度)からなる。

続いて、窒素またはArなどの不活性ガス雰囲気形成した溶融炉にて上記半田膜40を加熱、溶融し、溶融時の表面張力を利用して球状のCCBパンプ2を作成する。その際、CCBパンプ2を直ちに急冷することにより、第4図に示すように、その表面に60重量%のSnを含有する共晶Pb/Sn合金からなる薄い共晶半田層(またはそれに近い組成の半田層)41を層析させる。この共晶半田層41の融点(共融点)は、CCBパンプ2の内層を構成する非共晶Pb/Sn合金の溶融温度よりも遥かに低い183℃程度である。

次に、上記半導体チップ5の所定数をチップトレイ15aに載置し、前記製造装置12のロードマガジン14aに収容する。また、パッケージ基板3の所定数を基板トレイ15bに載置し、ロードマガジン14bに収容する。

以下、第1図に示すフローに従って、半導体チ



チップ5をパッケージ基板3の主にフェイスダウンボンディングする工程を説明する。

まず、チップトレイ15aおよび基板トレイ15bの各1枚をロードロック室16に移送し、一旦この室内を $10^{-4}$ Torr程度の真空度にまで排気した後、上記チップトレイ15aおよび基板トレイ15bを表面活性化室17に移送する。この表面活性化室17は、あらかじめ $10^{-4}$ Torr程度の真空度にまで排気しておく。続いて、高純度のArガス（Arガス中の水分は100ppb以下、露点-70℃以下）を表面活性化室17に供給して室内を $10^{-3} \sim 10^{-1}$ Torr程度の真空度にした後、ソースガン18を作動し、ソースガン18から発生するAr原子ビームを半導体チップ5およびパッケージ基板3に5分間程度照射する。その際、トレイ15a、15bを回転させることにより、CCBパンプ2の表面や電極4の表面に均一にAr原子ビームを照射することができる。

このように、真空の表面活性化室17にて半導

体のように、Ar原子ビームの照射による表面活性化処理の後、半導体チップ5およびパッケージ基板3を直ちに高純度不活性ガス雰囲気の場合室20に移送することにより、表面活性化室17から場合室20に移送する間にCCBパンプ2の表面や電極4の表面に自然酸化膜が再形成されたり、異物が再付着したりするのを防止する。

次に、第5図(a)に示すように、チップ反転ステージ21に埋設された突き上げピン32をチップトレイ15aの裏面から上昇させて一つの半導体チップ5を持ち上げる。そして、第5図(c)に示すように、上記半導体チップ5の上方に待機させておいたコレット33の下端に半導体チップ5を真空吸着させる。続いて第5図(d)に示すように、コレット33を $180^\circ$ 反転させた後、コレット33の上方に待機させておいたチップ搭載ハンド23の下端に半導体チップ5を真空吸着させ、この半導体チップ5を反接合ステージ24に移送する。この移送の間に、チップ搭載ハンド23に内蔵されたヒータ（図示せず）により半導体チップ5を

体チップ5およびパッケージ基板3に均一にAr原子ビームを照射することにより、そのスパッタ効果によってCCBパンプ2の表面および電極4の表面の自然酸化膜や異物を除去し、それらの表面を活性化する。

次に、トレイ15a、15bを表面活性化室17から第二のロードロック室19に移送する。ロードロック室19は、あらかじめ $10^{-3} \sim 10^{-4}$ Torr程度の真空度にまで排気しておく。続いて、高純度の窒素ガス（またはArガス）をロードロック室19に供給して一旦室内を常圧（約1気圧）にした後、トレイ15a、15bを場合室20に移送し、チップトレイ15aをチップ反転ステージ21上に、また基板トレイ15bを反接合ステージ24上にそれぞれ設置する。この場合室20は、あらかじめ前記高純度の窒素ガス（またはArガス）を供給してその内部を常圧にしておく。場合室20に供給する高純度ガスは、例えば窒素ガスに10～20%程度の酸素ガスを添加した還元性ガスでもよい。

加熱する。加熱温度は、共晶半田の融点（183℃）よりも幾分低い温度（例えば150℃）である。

第6図に示すように、反接合ステージ24上には、基板トレイ15bに設置された所定数のパッケージ基板3が待機している。そして、半導体チップ5が吸着、保持されたチップ搭載ハンド23を反接合ステージ24の上方で停止させた後、プリズムミラー25に投影した半導体チップ5の像を位置認識カメラ26により検出し、精密XYテーブル34、高速XYテーブル35、回転テーブル36を駆動することにより、各CCBパンプ2の位置とこれに対応する各電極4の位置とを正確に対応させる。

続いて第7図に示すように、チップ搭載ハンド23を下降させ、半導体チップ5の背面に0.5kgf/cm<sup>2</sup>程度の荷重を印加しながらCCBパンプ2を約10秒間電極4に圧接する。これにより、あらかじめ共晶半田の融点よりも幾分低い温度まで加熱されていたCCBパンプ2は、容易に塑性変

形して電極4に仮接合される。

このように、本接合に先立って、CCBパンプ2を電極4に仮接合することにより、すべてのCCBパンプ2を電極4に完全接触させ、CCBパンプ2の筐のばらつきやパッケージ基板3のそりに起因するCCBパンプ2—電極4間の接触不良を未然に防止する。

次に、上記のようにしてパッケージ基板3の主面に仮接合された半導体チップ5を再びチップ搭載ハンド23により吸着、保持し、パッケージ基板3とともに溶融接合ステージ27に移送する。

このように、CCBパンプ2を電極4に仮接合した後、パッケージ基板3（およびその主面に仮接合された半導体チップ5）を溶融接合ステージ27に移送することにより、移送の際の振動などによるCCBパンプ2—電極4間の位置ずれを防止する。

続いて第3図に示すように、溶融接合ステージ27の上方に設置されたヒートブロック28を下降させ、半導体チップ5の背面に0.5〜5 kg f /

cm程度の荷重を印加しながら半導体チップ5を加熱する。加熱温度は、共晶半田の融点（183℃）よりも幾分高い温度（例えば200℃）である。この加熱により、あらかじめCCBパンプ2の表面に偏析させておいた薄い共晶半田層41が溶融し、CCBパンプ2の内部および電極4の内部に拡散する結果、CCBパンプ2と電極4とが強固に接合する。また、半導体チップ5の背面に荷重を印加することにより、溶融した共晶半田層41の偏析性が向上する。

以上のようにして半導体チップ5をパッケージ基板3の主面にフェイスダウンボンディングした後、この半導体チップ5をチップ搭載ハンド29により吸着し、パッケージ基板3とともに整列ステージ30に移送して基板トレイ15aに配置する。そして半導体チップ5およびパッケージ基板3を室温まで冷却させた後、基板トレイ15aを第3のロードロック室を通じてアンロードマガジン37に収容することにより、フェイスダウンボンディング工程が完了する。

CCBパンプ2の表面にあらかじめ偏析させておいた共晶半田層41をCCBパンプ2の内部および電極4の内部に拡散させてCCBパンプ2と電極4とを接合する。

これにより、共晶半田の融点に近い温度で半導体チップ5をパッケージ基板3の主面にフェイスダウンボンディングすることができるので、非共晶半田の溶融温度よりもかなり高温のリフロー炉内でCCBパンプをリフローさせてフェイスダウンボンディングを行う従来技術に比べて、①半導体チップの熱ダメージを著しく低減することができる。②フェイスダウンボンディングを短時間で行うことができる。③装置を小形化することができる。

次に、上記パッケージ基板3の主面にチップ5を半田付けして半導体チップ5の気密封止を行う工程を説明する。

まず第4図に示すように、チップ5に形成された半田ノタライズ層11の表面に封止用予備半田7a、伝熱用予備半田8aを被着する。これら

このように、本実施例のフェイスダウンボンディング工程においては、まず真空の表面活性化室17にて半導体チップ5およびパッケージ基板3にAr原子ビームを照射することにより、CCBパンプ2の表面および電極4の表面の自然酸化膜や異物を除去し、次いで半導体チップ5およびパッケージ基板3を直ちに高純度不活性ガス雰囲気の場合室20に移送することにより、表面活性化室17から接合室20に移送する間にCCBパンプ2の表面や電極4の表面に自然酸化膜が再形成されたり、異物が再付着したりするのを防止し、次いでCCBパンプ2を電極4に仮接合してすべてのCCBパンプ2を電極4に完全接触させることにより、CCBパンプ2の筐のばらつきやパッケージ基板3のそりに起因するCCBパンプ2—電極4間の接触不良を未然に防止し、次いでパッケージ基板3（およびその主面に仮接合された半導体チップ5）を溶融接合ステージ27に移送することにより、移送の際の振動などによるCCBパンプ2—電極4間の位置ずれを防止し、次いで

の予備半田7a、8aは、いずれも10重量%程度のSnを含有するPb/Sn合金（溶融温度=290〜300℃程度）からなる。予備半田7a、8aを被着するには、半田メタライズ層11の上に所定形状の半田ブリフォーム（図示せず）を載置し、空素またはArなどの不活性ガス雰囲気を形成した溶融炉にてこの半田ブリフォームを加熱、溶融する。

封止用予備半田7aおよび低熱用予備半田8aは、第10図に示すように、前記フェイスダウンボンディング工程が完了したパッケージ基板3の半田メタライズ層11の表面および半導体チップ5の背面に被着してもよい。またキャップ6とパッケージ基板3の両方に被着してもよい。なお、以下の説明ではキャップ6側のみに予備半田7a、8aを被着した場合（第9図）について説明する。

次に、上記キャップ6の所定数を専用のキャップトレイ（図示せず）に載置し、前記製造装置12のロードマガジン14aに収容する。また、前記フェイスダウンボンディング工程が完了したパ

ッケージ基板3の所定数を基板トレイ15bに載置し、ロードマガジン14bに収容する。

以下、前述したフェイスダウンボンディング工程に準じて表面活性化処理、仮接合、リフローを行う。

すなわち、キャップトレイおよび基板トレイ15bの各1枚をロードロック室16を通じて表面活性化室17に移送し、 $10^{-2}$ 〜 $10^{-4}$ Torr程度の高純度Arガス雰囲気にてソースガン18を作動してAr原子ビームをパッケージ基板3の主面およびキャップ6に均一に照射することにより、キャップ6に被着された予備半田7a、8aの表面の自然酸化膜や異物を除去し、それらの表面を活性化する。また、同時にパッケージ基板3の主面に形成された半田メタライズ層11の表面の自然酸化膜や異物を除去し、それらの表面を活性化する。

次に、第二のロードロック室19を通じてキャップトレイおよび基板トレイ15bを高純度真空ガス（またはArガス）雰囲気（常圧）が形成さ

れた接合室20に移送し、キャップトレイをチップ反転ステージ21上に、また基板トレイ15bを仮接合ステージ24上にそれぞれ載置する。そして、突き上げピン32およびコレット33を用いてキャップ6を180°反転させた後、チップ搭載ハンド23を用いてキャップ6を仮接合ステージ24に移送する。またこの移送の間に、チップ搭載ハンド23に内蔵されたヒータによりキャップ6を加熱する。加熱温度は、予備半田7a、8aの溶融温度よりも幾分低い温度（例えば250℃）である。なお、CCBポンプ2の表面に備付した前記共晶半田層41は、前記フェイスダウンボンディング工程でCCBポンプ2の内面および電極4の内面に成膜してしまつたため、この加熱の際にCCBポンプ2の表面が再溶融することはない。

続いてプリズムミラー25に投影されたキャップ6の位置を位置認識カメラ26により検出し、精密XYテーブル34、高速XYテーブル35、回転テーブル35を駆動して一つのパッケージ基

板3をキャップ6の直下に位置決めした後、第11図に示すように、チップ搭載ハンド23を下降させてキャップ6の脚部をパッケージ基板3の主面に圧接（荷重=0.5〜5kgf/cm<sup>2</sup>程度）することにより、キャップ6をパッケージ基板3の主面に仮接合し、パッケージ基板3（およびその主面に仮接合されたキャップ6）を溶融接合ステージ27に移送する際の振動などによるキャップ6-パッケージ基板3間の位置ずれを防止する。

次に、チップ搭載ハンド23を用いて上記キャップ6をパッケージ基板3とともに溶融接合ステージ27に移送した後、第12図に示すように、ヒートブロック28を下降させ、キャップ6の上面に0.5〜5kgf/cm<sup>2</sup>程度の荷重を印加しながらキャップ6を加熱する。この加熱温度は、予備半田7a、8aの溶融温度よりも幾分高い温度（例えば310℃）である。この加熱により、封止用予備半田7aおよび低熱用予備半田8aが再溶融する結果、キャップ6がパッケージ基板3の主面に半田付けされると同時に、半導体チップ5の背

面がキャップの下面に半田付けされる。また、キャップ6の上面に荷重を印加することにより、予備半田7a、8aの腐れ性が向上する。なお、CCBパンプ2の溶融温度は320～330℃程度であるため、予備半田7a、8aが溶融した際にCCBパンプ2が再溶融することはない。

以上のようにして半導体チップ5をキャップ6で気密封止した後、このキャップ6をチップ移動ハンド29により吸着してパッケージ基板3とともに整列ステージ30に移送し、室温まで冷却させた後、第三のロードロック室を通じてアンロードマガジン37に収容することにより、気密封止する工程が完了し、チップキャリア1が完成する。

このように、本実施例の気密封止工程においては、予備半田7a、8aの溶融温度に近い温度で半導体チップ5の気密封止を行うことができるので、予備半田7a、8aの溶融温度よりもかなり高温のリフロー炉内で予備半田7a、8aをリフローさせて気密封止を行う従来技術に比べて、①半導体チップの熱ダメージを著しく低減すること

ができる。②半導体チップ5の気密封止を短時間で行うことができる。

次に、パッケージ基板3の下面の電極4にCCBパンプ9を接合する工程を説明する。

まず第13図に示すように、多数の孔42を形成したガラス製治具43の主に半田ボール9aを供給して各孔42の一つずつ半田ボール9aを嵌入する。孔42の数およびそれらの位置は、パッケージ基板3の下面に形成された電極4の数およびそれらの位置に対応している。半田ボール9aは、3.5重量%程度のAgを含有するSn/Ag合金（溶融温度=220～230℃程度）からなる。

次に、上記ガラス製治具43の所定数を専用のトレイ（図示せず）に載置し、前記製造装置12のロードマガジン14aに収容する。また、前記チップキャリア1の所定数を基板トレイ15bに載置し、ロードマガジン14bに収容する。チップキャリア1は、その下面（CCBパンプ9を接合すべき電極4が形成された面）を上に向けた状

態で載置する。

以下、前記フェイスダウンボンディング工程および気密封止工程に準じて表面活性化処理、反接合、リフローを行う。

すなわち、前記ガラス製治具43およびチップキャリア1をロードロック室16を通じて表面活性化室17に移送し、半田ボール9aおよび電極4にAr原子ビームを照射することにより、それらの表面の自然酸化膜や異物を除去する。続いて前記ガラス製治具43およびチップキャリア1をロードロック室19を通じて接合室20に移送し、チップキャリア1を180°反転させて電極4を半田ボール9aに圧接することにより反接合を行う。この反接合は、半田ボール9aの溶融温度よりも幾分低い温度（例えば150℃）で行う。次に、チップキャリア1を溶融接合ステージ27に移送し、半田ボール9aをその溶融温度よりも幾分高い温度（例えば250℃）で加熱する。これにより、半田ボール9aが溶融して電極4にCCBパンプ9が接合される（第14図）。

このように、本実施例のパンプ接合工程においては、半田ボール9aの溶融温度に近い温度で、かつ短時間でパッケージ基板3の下面の電極4にCCBパンプ9を接合することができる。

以上のように、Ar原子ビームを発生するソースガン18を備えた真空の表面活性化室17と、反接合機構および溶融接合機構を備えた高精度不活性ガス雰囲気の接合室20とをロードロック室19を介して連設した前記製造装置12を使用してチップキャリア1の組立て（フェイスダウンボンディング、気密封止、CCBパンプの接合）を行う本実施例によれば、いずれの工程においてもフラックスを使用することなく良好な半田付けを行うことが可能となる。従って、①フラックス塗布工程およびフラックス洗浄工程が不要となり、その分、チップキャリア1の組立て工程が減少する。②フラックス残液に起因する集塵回路の配線腐食を回避することができる。③フラックス残液に起因する半田接合部の欠陥発生を回避することができるため、CCBパンプ2、9の接続信頼性の向

上、チップキャリア1の気密信頼性および冷却効率の向上を実現することができる。

以上、本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は、前記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

前記実施例では、半導体チップの電極上にCCBパンプを形成した後、このCCBパンプを直ちに急冷してその表面に共晶半田層（またはそれに近い組成の半田層）を偏析させ、この共晶半田層の拡散を利用して半導体チップをパッケージ基板にフェイスダウンボンディングしたが、これに限定されるものではなく、表面に共晶半田層を有しないCCBパンプを使用することもできる。この場合においても、表面活性化室にてCCBパンプの表面の酸化膜や異物を除去した後、直ちに高純度不活性ガス雰囲気の中に入れて仮接合、リフローを行うことにより、CCBパンプを構成する非共晶半田の融点に近い温度でフェイスダウンボン

ディングを行うことができるので、非共晶半田の熔融温度よりもかなり高温のリフロー炉内でCCBパンプをリフローさせてフェイスダウンボンディングを行う従来技術に比べて、半導体チップの熱ダメージを著しく低減することができ、かつフェイスダウンボンディングを短時間で行うことができる。

さらに、接合表面を超平滑にするために、CCBパンプまたは電極の少なくとも一方の表面に、接合金属よりも軟質な金属を接合面にあらかじめ形成し、この軟質金属の塑性変形を利用して密着を図ることでもできる。その際、接合圧力を下げる目的で接合部を加熱し、軟質金属の降伏点を下げる場合もある。上記軟質金属としては、例えばSnなどを例示することができる。

前記実施例では、チップキャリアの組立て（フェイスダウンボンディング、気密封止、CCBパンプの接合）方法に適用した場合について説明したが、CCBパンプを介してこのチップキャリアをモジュール基板に実装する工程に適用することも

できる。

また本発明は、パッケージ基板の上面にフェイスダウンボンディングした複数の半導体チップをキャップで気密封止した、いわゆるマルチチップパッケージの組立て方法に適用することもできる。

また本発明は、フリップチップのみならず、第16図に示すようにTABの製造方法に適用することもできる。すなわち、絶縁フィルム61の上面に形成されたリード62にパンプ63を介して半導体チップ60をギャングボンディングするに際して、まず半導体チップ60のAと電極64の表面に、例えばCr、CuおよびAuの複合金属材料からなる半田下地層を蒸着した後、半田蒸着法あるいは半田ボール供給法を用いて上記電極上に半田パンプ63を形成する。その際、半田パンプ63を直ちに急冷することにより、その表面に共晶半田層（またはそれに近い組成の半田層）を偏析させる。

そして、この半導体チップ60および絶縁フィルム61を前記表面処理室の如き真空の容器に収容

し、半田パンプ63の表面およびリード62の表面にAr原子ビームを照射して半田パンプ63の表面およびリード62の表面の酸化膜や異物を除去した後、上記半導体チップ60および絶縁フィルム61を直ちに高純度不活性ガス雰囲気の中に移送し、この容器内にてリード62を半田パンプ63に圧接することによってギャングボンディングを行う。

このようなTABの製造方法によれば、Auよりも安価な半田を用いてパンプを形成することができるので、TABの製造コストを低減することができる。

以上の説明では、主として本発明者によってなされた発明をその背景となった利用分野であるフリップチップやTABに適用した場合について説明したが、本発明はこれに限定されるものではなく、例えばLSIの実装、超音波接合、EDX入射窓、レーザーダイオードパッケージなどにおける半導体部品、電子部品、光部品の金属接合方法として広く適用することができる。これらの部

品の接合を行う際、金属部材の接合面が帯電（チャージアップ）しても支障ない場合には、 $\text{Ar}$ 原子ビームの照射による表面活性化に代えて、 $\text{Ar}$ イオンなどのイオンビームを照射して表面活性化を行ってもよい。

#### 〔発明の効果〕

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。

(1)、 $\text{CCB}$ パンプを介して半導体チップを基板にフェイスダウンボンディングするに際して、半導体チップおよび基板を真空の容器に収容し、 $\text{CCB}$ パンプの表面および基板の電極の表面に原子またはイオンのエネルギービームを照射した後、前記半導体チップおよび基板を直ちに高純度不活性ガス雰囲気内の容器に移送し、常圧下にて $\text{CCB}$ パンプを電極に圧接して仮接合を行った後、前記 $\text{CCB}$ パンプをリフローする本発明の半導体集積回路装置の製造方法によれば、 $\text{CCB}$ パンプをその溶融温度近傍の温度でリフローすることができる

によれば、 $\text{CCB}$ パンプを前記(1)の発明よりもさらに低温でリフローすることができるので、半導体チップの熱ダメージをさらに低減することができる。また、リフロー時間の短縮およびリフロー炉の小形化をさらに促進することができる。

(2)、絶縁フィルムの主面に形成されたリードにパンプを介して半導体チップをギャングボンディングするに $\text{TAB}$ の製造に際して、半導体チップおよび絶縁フィルムを真空の容器に収容し、パンプの表面およびリードの表面に原子またはイオンのエネルギービームを照射した後、前記半導体チップおよび絶縁フィルムを直ちに高純度不活性ガス雰囲気内の容器に移送し、この容器内にて前記リードをパンプに圧接することによってギャングボンディングを行う本発明の半導体集積回路装置の製造方法によれば、 $\text{Au}$ よりも安価な金属材料を用いてパンプを形成することができるので、 $\text{TAB}$ の製造コストを低減することができる。

#### 4. 図面の簡単な説明

第1図は、本発明の一実施例である半導体集積

回路装置の製造工程を示すフロー図、  
第2図は、この実施例で使用する製造装置の概略斜視図、  
第3図および第4図は、この実施例における $\text{CCB}$ パンプ形成工程を示す半導体チップの断面図、  
第5図(a)～第5図(c)は、この実施例で使用する製造装置の仮接合機構を示す部分正面図、  
第6図は、この実施例で使用する製造装置の仮接合機構を示す部分斜視図、  
第7図および第8図は、この実施例におけるフェイスダウンボンディング工程を示す半導体チップおよびパッケージ基板の断面図、  
第9図は、この実施例における予備半田形成工程を示すチップの断面図、  
第10図は、この実施例における予備半田形成工程を示す半導体チップおよびパッケージ基板の断面図、  
第11図および第12図は、この実施例における気密封止工程を示すチップキャパシタの断面図、  
第13図は、この実施例における $\text{CCB}$ パンプ

ので、半導体チップの熱ダメージを低減することができる。また、リフロー時間の短縮およびリフロー炉の小形化を実現することができる。  
また、本発明の半導体集積回路装置の製造方法によれば、 $\text{CCB}$ パンプを介して半導体チップを基板にフェイスダウンボンディングするに際して、フラックスが不要となるので、フラックス塗布工程およびフラックス洗浄工程が不要となり、その分、フェイスダウンボンディング工程が減少する。また、フラックス残渣に起因する集積回路の配線腐食を回避することができる。さらに、フラックス残渣に起因する半田接合部の欠陥発生を回避することができるため、 $\text{CCB}$ パンプの接続信頼性が向上する。

(2)、 $\text{CCB}$ パンプを非共晶半田により構成し、この非共晶半田を溶融した後、直ちに急冷することによって、あらかじめその表面に共晶半田層またはそれに近い組成の半田層を析出させた後、前記(1)の発明と同様の方法によってフェイスダウンボンディングを行う半導体集積回路装置の製造方法

回路装置の製造工程を示すフロー図、

第2図は、この実施例で使用する製造装置の概略斜視図、

第3図および第4図は、この実施例における $\text{CCB}$ パンプ形成工程を示す半導体チップの断面図、

第5図(a)～第5図(c)は、この実施例で使用する製造装置の仮接合機構を示す部分正面図、

第6図は、この実施例で使用する製造装置の仮接合機構を示す部分斜視図、

第7図および第8図は、この実施例におけるフェイスダウンボンディング工程を示す半導体チップおよびパッケージ基板の断面図、

第9図は、この実施例における予備半田形成工程を示すチップの断面図、

第10図は、この実施例における予備半田形成工程を示す半導体チップおよびパッケージ基板の断面図、

第11図および第12図は、この実施例における気密封止工程を示すチップキャパシタの断面図、

第13図は、この実施例における $\text{CCB}$ パンプ

形成工程を示すガラス製治具の部分断面図、

第14図は、この実施例により製造されたチップキャリアを示す断面図、

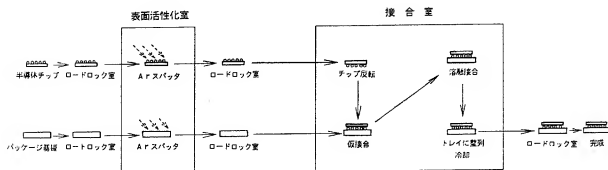
第15図は、従来のチップキャリアを示す断面図、

第16図は、本発明の他の実施例である半導体集積回路装置の製造工程を示す要部断面図である。

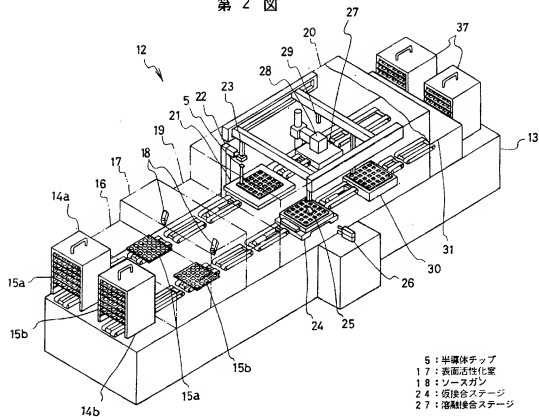
1、50・・・チップキャリア、2、9、53、58・・・CCBパンプ、3、51・・・パッケージ基板、4、52、64・・・電極、5、54、60・・・半導体チップ、6、55・・・キャップ、7、56・・・封止用半田、7a・・・封止用予備半田、8、57・・・加熱用半田、8a・・・加熱用予備半田、9a・・・半田ボール、10、59・・・内部配線、11・・・半田メタライズ層、12・・・製造装置、13・・・基合、14a、14b・・・ロードマガジン、15a・・・チップトレイ、15b・・・基板トレイ、16、19、31・・・ロードロック室、17・・・表面活性化室、18・・・ソースガン、20・・・接合室、21・・・チップ反転ステージ、22・・・チップ反転ユニット、23・・・チップ搭載ハンド、24・・・反接合ステージ、25・・・プリズムミラー、26・・・位置認識カメラ、27・・・溶融接合ステージ、28・・・ヒートブロック、29・・・チップ搭載ハンド、30・・・整列ステージ、32・・・突き上げピン、33・・・コレット、34・・・精密XYテーブル、35・・・高速XYテーブル、36・・・回転テーブル、37・・・アンロードマガジン、40・・・半田膜、41・・・共振半田膜、42・・・孔、43・・・ガラス製治具、61・・・絶縁フィルム、62・・・リード、63・・・半田バンブ。

代理人 弁理士 筒井大和

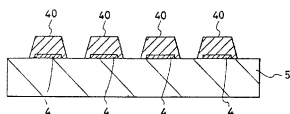
## 第1図



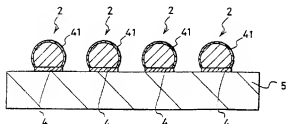
第 2 図



第 3 図

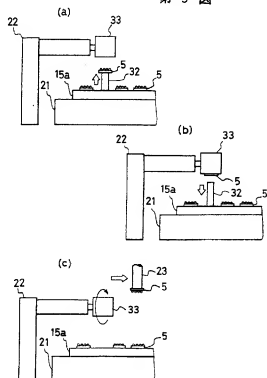


第 4 図



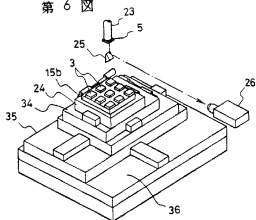
2 : SiC パンプ  
 41 : 共振半導体

第 5 図

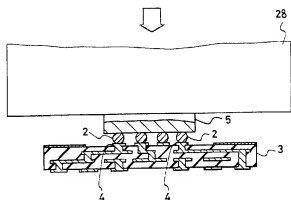




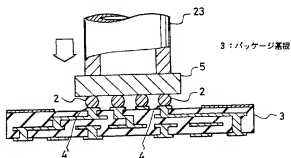
第 6 図



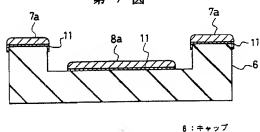
第 8 図



第 7 図

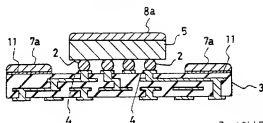


第 9 図



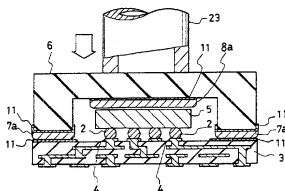
8: キャップ

第 10 図

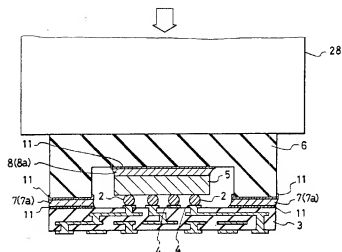


7a: 封止用予備半田  
8a: 低熱用予備半田

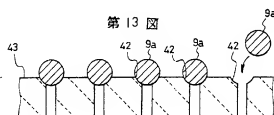
第 11 図



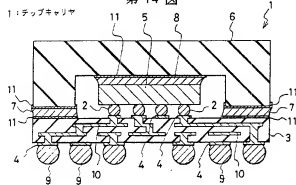
第12図



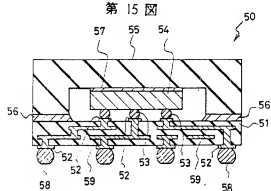
第13図



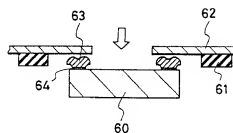
第14図



第15図



第16図



第1頁の続き

|      |    |    |                                    |
|------|----|----|------------------------------------|
| ⑦発明者 | 池谷 | 昌之 | 東京都千代田区丸の内1丁目5番1号 株式会社日立製作所生産技術部内  |
| ⑧発明者 | 佐原 | 邦彦 | 東京都青梅市今井2326番地 株式会社日立製作所デバイス開発センタ内 |
| ⑨発明者 | 吉田 | 育生 | 東京都青梅市今井2326番地 株式会社日立製作所デバイス開発センタ内 |
| ⑩発明者 | 河野 | 顕臣 | 茨城県土浦市神立町502番地 株式会社日立製作所機械研究所内     |